

A maximum value of a voltage applied between a gate and a emitter of an IGBT can be clamped to a power supply voltage by a diode disposed between a plus terminal of the power supply voltage and the gate. As a result, the IGBT can be protected from a destruction by a overvoltage occurred between the voltage applied between the gate and the emitter and a peak value of a short circuit current is repressed.

⑬ Int.Cl.⁴

識別記号

庁内整理番号

⑭ 公開 昭和63年(1988)4月26日

H 03 K 17/08

7190-5J

審査請求 未請求 発明の数 1 (全4頁)

⑮ 発明の名称 IGBTの過電流保護回路

⑯ 特 願 昭61-241410

⑰ 出 願 昭61(1986)10月13日

⑱ 発 明 者 三 木 広 志 神奈川県川崎市川崎区田辺新田1番1号 富士電機株式会社内

⑲ 出 願 人 富士電機株式会社 神奈川県川崎市川崎区田辺新田1番1号

⑳ 代 理 人 弁理士 並木 昭夫 外1名

明 細 書

1. 発明の名称

IGBTの過電流保護回路

2. 特許請求の範囲

IGBTに過電流が流れたときはこれをターンオフし、過電流をしや断して素子破壊を防止する IGBTの過電流保護回路において、

該 IGBT のゲート端子とゲート駆動用電源の正側端子との間にダイオードを接続し、IGBTのゲート・エミッタ間電圧の最大値を駆動用電源電圧値に制限することを特徴とする IGBTの過電流保護回路。

3. 発明の詳細な説明

〔産業上の利用分野〕

この発明は、スイッチング用半導体素子の一種である IGBT (Insulated Gate Bipolar mode Transistor) の過電流保護回路に関する。

〔従来の技術〕

IGBT 素子はバイポーラトランジスタの有する高耐圧、大容量化が容易であると云う長所と、バ

ワー MOSFET の有する高速なスイッチングが可能でドライブも容易であると云う長所とをあわせもつ新しいデバイスとして最近注目されているもので、IGT、COMFET、GEMFET または BIFET などの商品名でそれぞれ製品化されている。

第2図にその等価回路を示す。すなわち、IGBT は同図の如く N チャンネル MOSFET 21、NPN トランジスタ 22、PNP トランジスタ 23 および トランジスタ 22 のベース・エミッタ間短絡用抵抗 24 からなり、トランジスタ 22、23 からなるサイリスタ回路を内蔵している点が特徴である。なお、第2A図に IGBT のシンボルを示す。

かゝる IGBT の難点は、そのコレクタ電流が所定値以上になるラッチアップと云う現象(寄生サイリスタがターンオンしてしまい現象)を生じ、電流をしや断できなくなることにあると云われている。つまり、第2図の如くサイリスタ回路を内蔵しているため、コレクタ電流が所定値を越えるところのサイリスタ回路がターンオンし、IGBT がターンオフできなくなることである。このラッチ

アツプ現象はIGBTの素子破壊に直結するので、これを生じないようにすることが必要となる。特に、IGBTの過電流保護を行なう場合は、過電流をこのラツチアツプを生じる電流(ラツチアツプ電流とも云う。)以下に抑えなければならぬことから、ラツチアツプ現象は極めて重要な指標となることがわかる。

第3図はIGBTの出力特性を示す特性図である。同図からも明らかなように、IGBTはコレクタ電流 I_c が所定値を超えると、そのコレクタ・エミッタ間電圧 V_{ce} が急激に大きくなる特性を有している。このため、IGBTの過電流の到達値はその出力特性で制限された値となる。したがって、IGBTをスイッチング素子とする例えばインバータ装置で短絡事故が発生すると、IGBTのコレクタ・エミッタ間に直流電源電圧が印加されることになるが、このときの電流がラツチアツプ電流を超えなければ、IGBTをターンオフさせることによつて過電流保護が可能となる。

さて、第3図にはゲート電圧 V_{ge} をパラメータ

ことが判明している。

第4図はこのことを説明するための、短絡事故時の等価回路を示す回路図であり、第5図はその動作を説明するための各部波形図である。なお、第4図において、1はIGBT、3は抵抗、11はスイッチ、12は直流電源である。

こゝで、短絡直前のIGBT 1のコレクタ・エミッタ間電圧は略0Vである。この状態で、スイッチ11を第5図(ロ)の如く閉成すると短絡回路が形成され、これによりIGBT 1のコレクタ・エミッタ間には第5図(ハ)の如きステップ状の電圧 V_{ce} が印加される。IGBTは、実際には第6図の如く各端子間にコンデンサが存在するので、そのコレクタ・ゲート間の容量を C_{cg} 、ゲート・エミッタ間のそれを C_{ge} 、コレクタ・エミッタ間に印加される電圧を E_d とすると、主回路の直流電源12の電圧によりIGBTのゲート電圧が次式による分だけ、すなわち第5図(イ)に ΔV_{ge} で示す分だけ上昇することになる。

$$\Delta V_{ge} = E_d \cdot \frac{C_{cg}}{C_{ge}}$$

として3本の特性曲線が示されているが、これらからも明らかなように、ゲート電圧が高い程大きなコレクタ電流を流せることがわかる。一方、現在のIGBTではこのラツチアツプ電流は極めて大きいと云う程のレベルではなく、このためゲート電圧を成る程度以下に抑えないと、高電圧印加時のコレクタ電流がラツチアツプ電流を超えてしまい程度のレベルにある。そこで、過電流保護を行なう場合は、ゲート電圧を所定値以下に制限して適用せざるを得ないことになる。ところが、ゲート電圧を下げることは、常用するコレクタ電流域でのオン電圧を高めることになり、適用上好ましくない。このため、ゲート電圧は過電流保護が可能な範囲で、できるだけ高く設定して用いるようにしているのが現状である。

〔発明が解決しようとする問題点〕

しかしながら、実際の装置で過電流状態が発生すると、このときのゲート電圧がゲートドライブ回路より供給している電圧を上回ることがあり、その結果、想定した値よりも大きな電流が流れる

こゝで、例えば $C_{cg}/C_{ge} = 0.01$ 、 $E_d = 300V$ とすると、

$$\Delta V_{ge} = 3V$$

の電圧上昇が生じ、その結果、ゲート電圧がドライブ回路の電圧を大きく上回り、大きなコレクタ電流が流れることになる。このような場合にもラツチアツプしないようにするには、この電圧上昇分を考慮してドライブ回路の電圧を低くしておけばよいが、このようにすると、前述の如く常用のコレクタ電流領域でのオン電圧までが高くなつてしまう。

一方、これまでの説明ではドライブ回路側の出力インピーダンスが高い、すなわち第4図の抵抗3が大きい場合を想定している。これは、例えば第4図の抵抗3を 0Ω とすると、ゲート電圧はドライブ回路の電圧を上回ることはないが、IGBTではターンオフ時にもラツチアツプすると云う現象があり、これを避けるために $50 \sim 100\Omega$ の如く比較的大きな抵抗を介してドライブしなければならぬと云う理由に依るものである。したがつ

て、この程度の抵抗があれば、ドライブ回路側はともかく、ゲート電圧の上昇だけを考えれば良いことになる。

なお、短絡後に時間の経過とともに、コレクタ電流が第5図(ニ)の如く減少するのは、上述のコンデンサによる蓄積電荷が抵抗を介して放電され、ゲート電圧がドライブ回路の電圧に向かつて減少して行くためである。

したがって、この発明は過電流の到達値がドライブ回路の出力電圧値で決まる値を超えないようにして、ドライブ回路の出力電圧を高目に設定できるようにし、過電流保護を可能としながら、常用のコレクタ電流域では低いオン電圧が得られるようにすることを目的とする。

〔問題点を解決するための手段〕

IGBT素子のゲート端子とゲート駆動用電源の正側端子との間にダイオードを接続する。

〔作用〕

上記ダイオードにより、IGBTのゲート・エミッタ間電圧の最大値がゲート駆動用電源回路の電

れた電荷を抵抗3を介して放出する。

ここで短絡事故時を考えると、IGBTのコレクタ・エミッタ間にステップ状に印加された電圧によつて、コレクタ・ゲート間の容量 C_{cg} を介して同図の実線のルートで電流が流れ、これに伴ないゲート・エミッタ間電圧 V_{ge} が上昇する。この電圧 V_{ge} が電源電圧を超えるとダイオード10が導通し、同図の一点鎖線のルートで電流がバイパスされる結果、ゲート電圧 V_{ge} はほぼ電源電圧に等しい値にクランプ(制限)される。

〔発明の効果〕

この発明によれば、IGBTのゲート端子とゲート駆動用電源の正側端子との間にダイオードを接続するようにしたので、IGBTのゲート・エミッタ間電圧の最大値を上記電源電圧にクランプすることが可能となり、ゲート・エミッタ間の過電圧による破壊を防止できると共に短絡事故時の過電流の尖頭値(ピーク値)を抑制できる利点もたらされる。

4. 図面の簡単な説明

圧値を超えないようにクランプ(制限)し、過電流の尖頭値(ピーク値)を抑制してラツチアップの防止を図る。

〔実施例〕

第1図はこの発明の実施例を示す回路図である。同図において、1はIGBT、2はゲート駆動用電源、3、4、5は抵抗、6、7、8はトランジスタ、9はフォトカプラ、10はダイオードである。

ここで、IGBT 1をオン、オフ駆動するための駆動信号は、フォトカプラ9により絶縁して与えられる。いま、フォトカプラ9の一次側に電流を流すと、フォトカプラ9はオンとなり、トランジスタ6がオフとなる。これにより、トランジスタ7がオンして、IGBT 1のゲート・エミッタ間には電源2の電圧がトランジスタ7および抵抗3を介して加わる。一方、フォトカプラ9の一次側の電流を断ずると、フォトカプラはオフし、トランジスタ6がオンする。従つて、トランジスタ7はオフとなり、トランジスタ8がオンしてIGBT 1のゲート・エミッタ間容量 C_{ge} に蓄積さ

第1図はこの発明の実施例を示す回路図、第2図はIGBTを示す等価回路図、第2A図はIGBTのシンボルを示す回路記号図、第3図はIGBTの出力特性を示す特性図、第4図は短絡事故時を説明するための等価回路図、第5図はその動作を説明するための説明図、第6図はIGBTの端子間容量を含む等価回路図である。

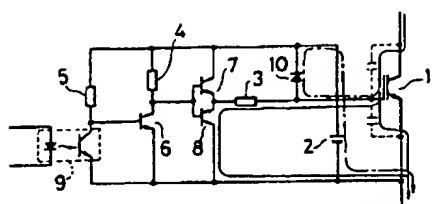
符号説明

1…IGBT、2…ゲート駆動用電源、3、4、5、24…抵抗、6、7、8、22、23…トランジスタ、9…フォトカプラ、10…ダイオード、11…スイッチ、12…直流電源(主回路電源)、21…NチャンネルMOSFET、

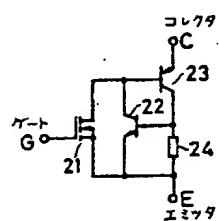
代理人 井理士 並 木 昭 夫

代理人 井理士 松 崎 清

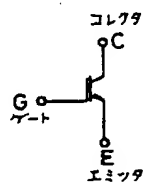
第 1 図



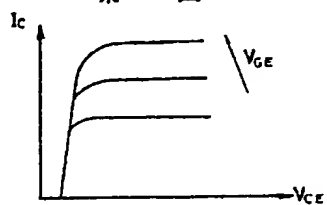
第 2 図



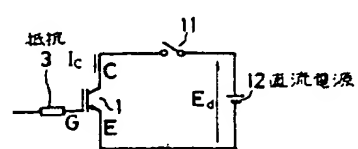
第 2A 図



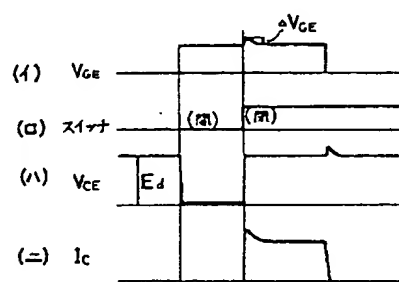
第 3 図



第 4 図



第 5 図



第 6 図

